

09,890,441

PCT/JP00/09139

22.12.00

日本国特許庁

PATENT OFFICE
JAPANESE GOVERNMENT
JP00/9139

EU

REC'D 02 MAR 2001
WIPO PCT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

2000年 6月14日

出願番号

Application Number:

特願2000-178183

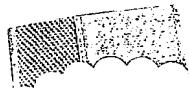
出願人

Applicant(s):

アンリツ株式会社

PRIORITY
DOCUMENT

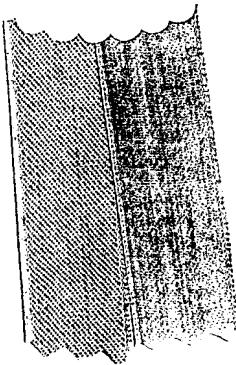
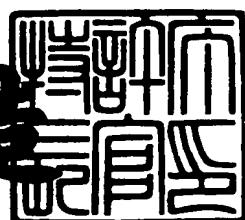
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)



2001年 2月 9日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2001-3005512

【書類名】 特許願

【整理番号】 101456

【あて先】 特許庁長官殿

【発明者】

【住所又は居所】 東京都港区南麻布五丁目10番27号 アンリツ株式会

社内

【氏名】 望月 健

【発明者】

【住所又は居所】 東京都港区南麻布五丁目10番27号 アンリツ株式会

社内

【氏名】 石部 和彦

【特許出願人】

【識別番号】 000000572

【氏名又は名称】 アンリツ株式会社

【代表者】 中川 裕雄

【代理人】

【識別番号】 100079337

【弁理士】

【氏名又は名称】 早川 誠志

【電話番号】 03-3490-4516

【手数料の表示】

【予納台帳番号】 043443

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9712293

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 位相雑音伝達特性解析装置

【特許請求の範囲】

【請求項1】

任意の位相雑音特性を指定する特性指定手段と、

~~前記特性指定手段によって指定された位相雑音特性の試験信号を生成するため~~
に必要なパラメータを算出するパラメータ算出手段と、

前記パラメータ算出手段によって算出されたパラメータに基づいて位相雑音特性を有する試験信号を生成する試験信号生成手段と、

前記試験信号生成手段が生成した試験信号の位相雑音特性を測定する第1の位相雑音特性測定手段と、

前記試験信号生成手段が生成した試験信号を外部の解析対象に出力するための出力端子と、

前記試験信号を受けた解析対象から出力される信号を入力させるための入力端子と、

前記試験信号に対する前記第1の位相雑音特性測定手段の位相雑音特性の測定と並行して、前記入力端子から入力される信号の位相雑音特性を測定する第2の位相雑音特性測定手段と、

前記特性指定手段によって指定された位相雑音特性と前記第1の位相雑音特性測定手段によって測定された位相雑音特性との差を近似誤差として求める近似誤差算出手段と、

前記第2の位相雑音特性測定手段によって測定された位相雑音特性を前記近似誤差算出手段によって算出された近似誤差で補正して、前記解析対象が前記特性指定手段によって指定された位相雑音特性の試験信号を受けたと仮定したときに出力する信号の仮想位相雑音特性を算出する仮想特性算出手段とを備え、

前記特性指定手段によって指定された位相雑音特性と前記仮想特性算出手段によって算出された仮想位相雑音特性との差を把握できるようにしたことを特徴とする位相雑音伝達特性解析装置。

【請求項2】

任意の位相雑音特性を指定する特性指定手段と、

前記特性指定手段によって指定された位相雑音特性の試験信号を生成するため
に必要なパラメータを算出するパラメータ算出手段と、

前記パラメータ算出手段によって算出されたパラメータに基づいて位相雑音特
性を有する試験信号を生成する試験信号生成手段と、

前記パラメータ算出手段によって算出されたパラメータに基づいて、前記試験
信号生成手段が生成する試験信号の位相雑音特性を算出する位相雑音特性算出手
段と、

前記試験信号生成が生成した試験信号を外部の解析対象に出力するための出力
端子と、

前記試験信号を受けた解析対象から出力される信号を入力させるための入力端
子と、

前記入力端子から入力される信号の位相雑音特性を測定する位相雑音特性測定
手段と、

前記特性指定手段によって指定された位相雑音特性と前記位相雑音特性算出手
段によって算出された位相雑音特性との差を近似誤差として求める近似誤差算出
手段と、

前記位相雑音特性測定手段によって測定された位相雑音特性を前記近似誤差算
出手段によって算出された近似誤差で補正して、前記解析対象が前記特性指定手
段によって指定された位相雑音特性の試験信号を受けたと仮定したときに出力す
る信号の仮想位相雑音特性を算出する仮想特性算出手段とを備え、

前記特性指定手段によって指定された位相雑音特性と前記仮想特性算出手段に
よって算出された仮想位相雑音特性との差を把握できるようにしたことを特徴と
する位相雑音伝達特性解析装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、クロック信号またはデジタル信号を伝送する機器等の位相雑音を
有する信号に対する伝達特性を解析するための位相雑音伝達特性解析装置におい

て、短い測定時間で解析対象の位相雑音伝達特性を正しく評価できようとするための技術に関する。

【0002】

【従来の技術】

クロックおよびデータを伝送する伝送システムでは、伝送される信号の位相雑音（位相揺らぎ）が大きくなると、データを正しく再生することができなくなる。

【0003】

このため、この種の伝送システムに使用される機器を製造したり、メンテナンスを行う場合、位相雑音をもつ信号に対する伝達特性を調べる必要がある。

【0004】

なお、位相雑音のうち、その揺らぎの周波数が10Hz以上の成分をジッタ、10Hz以下の成分をワンダと呼んでいるが、ここでは、両者を含めて位相雑音と言う。また、ここで位相雑音とは、周波数および振幅が一定である単一の正弦波信号等の周期関数信号ではなく、広帯域にわたり周波数特性をもつ雑音信号とする。

【0005】

位相雑音の特性は、一般に、

(a) TDEV (Time Deviation)

(b) TI Error (Root Mean Square Time Interval Error)

(c) MADEV (Modified Allan Deviation)

(d) ADEV (Allan Deviation)

等で表されるが、近年ではこれらの特性に対して規格化が進んでいる。

【0006】

したがって、機器の位相雑音伝達特性の評価を行う場合には、これらの規格特性に準じた特性のジッタやワンダを有する試験信号を解析対象機器に入力し、その出力の位相雑音特性を測定し、測定によって得られた位相雑音特性が規格特性に対してどのように変化したかを調べる必要がある。

【0007】

このような位相雑音伝達特性を解析するために、従来では、図11に示す位相雑音伝達特性解析装置10が用いられていた。

【0008】

この位相雑音伝達特性解析装置10は、前記した規格化された特性を含む任意の位相雑音特性を指定するための特性指定手段11と、指定された位相雑音特性を有する試験信号を生成するために必要なパラメータを算出するパラメータ算出手段12と、算出されたパラメータに対応する位相雑音特性を有する試験信号を生成して出力端子10aから出力する試験信号生成手段13と、出力端子10aから出力される試験信号を受けた解析対象機器1の出力信号を入力端子10bを介して受け、その位相雑音特性を測定する位相雑音特性測定手段14と、特性指定手段11によって指定された位相雑音特性と、位相雑音特性測定手段14によって測定された位相雑音特性とを対比可能に表示する表示手段15とによって構成されている。

【0009】

この位相雑音伝達特性解析装置10を用いて、ワンダのTDEVについての伝達特性を解析する場合について説明すると、例えば図12に示すように、積分時間 τ_1 と τ_2 を境界にして傾きが変化するTDEVの特性Rが特性指定手段11によって指定されると、パラメータ設定手段12によってこの特性Rに対応するパラメータが算出されて試験信号生成手段11に設定され、試験信号生成手段13がこのパラメータによって決まる位相雑音特性の試験信号Stを生成して、出力端子10aを介して解析対象機器1に入力する。

【0010】

試験信号Stを受けた解析対象機器1の出力信号Srは、入力端子10bを介して位相雑音特性測定手段14に入力され、その信号SrのTDEVの特性Mが測定される。

【0011】

そして、特性指定手段11によって指定された特性Rと位相雑音特性測定手段14によって測定された特性Mとが、図13に示すように表示手段15によって

表示され、この表示された2つの特性を対比することで、解析対象機器1のワンダ伝達特性の評価を行うことができる。

【0012】

【発明が解決しようとする課題】

しかしながら、実際に解析対象機器1に入力される試験信号S_tの位相雑音特性を、特性指定手段11によって指定した特性Rに完全に一致させることはできない。

【0013】

即ち、図12に示しているように、位相雑音を評価するときに一般的に用いられる特性Rは傾きが不連続に変化する折れ線で示される理論特性であって、このような理論特性を実際の電子回路で実現することは極めて困難であり、試験信号生成手段11から実際に出力される試験信号S_tは、図12のR'のように特性Rの傾き変化部分が曲線で近似された特性になっている。

【0014】

したがって、表示手段15で表示される特性を対比する場合には、この近似による特性の誤差をオペレータ自身が考慮して解析しなければならず、正確な対比が行えない。

【0015】

これを解決するために、図11に破線で示しているように、予め出力端子10aと入力端子10bの間を直結して試験信号S_tの位相雑音特性を位相雑音特性測定手段14によって測定し、この試験信号S_tの位相雑音特性と特性指定手段12で指定した特性との近似誤差を求めておき、解析対象機器1を測定したとき得られた位相雑音特性を近似誤差で補正することが考えられる。

【0016】

しかしながら、このように試験信号の位相雑音特性を求めてから解析対象機器1の位相雑音特性を求める方法では、測定時間が2倍になってしまい、特に、長い測定時間が必要なワンダについての伝達特性を解析する場合には、測定結果ができるまでの待ち時間が非常に長くなってしまう。

【0017】

本発明は、この問題を解決し、短い測定時間で、指定した特性に対して正しい評価ができる位相雑音伝達特性解析装置を提供することを目的としている。

【0018】

【課題を解決するための手段】

前記目的を達成するために、本発明の請求項1の位相雑音伝達特性解析装置は

任意の位相雑音特性を指定する特性指定手段と、

前記特性指定手段によって指定された位相雑音特性の試験信号を生成するため
に必要なパラメータを算出するパラメータ算出手段と、

前記パラメータ算出手段によって算出されたパラメータに基づいて位相雑音特
性を有する試験信号を生成する試験信号生成手段と、

前記試験信号生成手段が生成した試験信号の位相雑音特性を測定する第1の位
相雑音特性測定手段と、

前記試験信号生成手段が生成した試験信号を外部の解析対象に出力するための
出力端子と、

前記試験信号を受けた解析対象から出力される信号を入力させるための入力端
子と、

前記試験信号に対する前記第1の位相雑音特性測定手段の位相雑音特性の測定
と並行して、前記入力端子から入力される信号の位相雑音特性を測定する第2の
位相雑音特性測定手段と、

前記特性指定手段によって指定された位相雑音特性と前記第1の位相雑音特性
測定手段によって測定された位相雑音特性との差を近似誤差として求める近似誤
差算出手段と、

前記第2の位相雑音特性測定手段によって測定された位相雑音特性を前記近似
誤差算出手段によって算出された近似誤差で補正して、前記解析対象が前記特性
指定手段によって指定された位相雑音特性の試験信号を受けたと仮定したときに出
力する信号の仮想位相雑音特性を算出する仮想特性算出手段とを備え、

前記特性指定手段によって指定された位相雑音特性と前記仮想特性算出手段に
よって算出された仮想位相雑音特性との差を把握できるようにしている。

【0019】

また、本発明の請求項2の位相雑音伝達特性解析装置は、
任意の位相雑音特性を指定する特性指定手段と、
前記特性指定手段によって指定された位相雑音特性の試験信号を生成するため
に必要なパラメータを算出するパラメータ算出手段と、

~~前記パラメータ算出手段によって算出されたパラメータに基づいて位相雑音特~~
性を有する試験信号を生成する試験信号生成手段と、

前記パラメータ算出手段によって算出されたパラメータに基づいて、前記試験
信号生成手段が生成する試験信号の位相雑音特性を算出する位相雑音特性算出手
段と、

前記試験信号生成が生成した試験信号を外部の解析対象に出力するための出力
端子と、

前記試験信号を受けた解析対象から出力される信号を入力させるための入力端
子と、

前記入力端子から入力される信号の位相雑音特性を測定する位相雑音特性測定
手段と、

前記特性指定手段によって指定された位相雑音特性と前記位相雑音特性算出手
段によって算出された位相雑音特性との差を近似誤差として求める近似誤差算出
手段と、

~~前記位相雑音特性測定手段によって測定された位相雑音特性を前記近似誤差算~~
~~出手段によって算出された近似誤差で補正して、前記解析対象が前記特性指定手~~
段によって指定された位相雑音特性の試験信号を受けたと仮定したときに出力す
る信号の仮想位相雑音特性を算出する仮想特性算出手段とを備え、

前記特性指定手段によって指定された位相雑音特性と前記仮想特性算出手段に
よって算出された仮想位相雑音特性との差を把握できるようにしている。

【0020】

【発明の実施の形態】

以下、図面に基づいて本発明の実施の形態を説明する。

図1は、本発明の請求項1に対応する実施の形態の位相雑音伝達特性解析装置

20の構成を示している。

【0021】

図1において、特性指定手段21は図示しない操作部等の操作によって前記した規格化された特性を含む任意の位相雑音特性Rを指定するためのものであり、例えばワンダの評価に用いるTDEVの特性等を指定する。

【0022】

パラメータ算出手段22は、特性指定手段21から指定された位相雑音特性の試験信号を試験信号生成手段23に生成させるために必要なパラメータを算出して試験信号生成手段23に出力する。

【0023】

試験信号生成手段23は、パラメータ算出手段によって算出されたパラメータによって決定される位相雑音特性を有する試験信号Stを生成して、出力端子20aから出力する。

【0024】

ここで、試験信号生成手段23は、例えば、図2に示すように、白色雑音発生器24、フィルタ25、クロック変調器26およびデータ発生器27によって構成されている。

【0025】

白色雑音発生器24は、広帯域にわたって振幅が一様に分布する白色ガウス性のデジタルの雑音信号Nを出力する。この白色雑音発生器24は、例えば互いの符号が無相関となるように出力符号の位相をずらした同一符号系列の複数の擬似ランダム信号発生器の出力を加算合成して雑音信号Nを生成する。

【0026】

フィルタ25は、デジタル信号列を内部の複数の記憶素子に順次シフトしながら記憶し、その複数の記憶素子の記憶内容についての積和演算を行うデジタルフィルタを有しており、雑音発生器24から出力された雑音信号Nを予め設定された係数に対応する周波数特性の雑音信号N'に変換して出力する。

【0027】

このフィルタ25は、周波数特性がフィルタ係数によって決定される单一のデ

イジタルフィルタで構成したものや、入力信号を複数のデジタルフィルタで帯域分割し、各帯域の信号に重み付け係数を乗算して合成するように構成したものが使用できる。

【0028】

クロック変調器26は、例えばDDS（ダイレクトデジタルシンセサイザ）やPLL発振器等で構成されており、所定の中心周波数をもち、フィルタ25からの雑音信号N'に応じて位相が変調されたクロック信号CKをデータ発生器27に出力する。

【0029】

データ発生器27は、クロック信号CKに同期した所定のパターン信号を試験信号Stとして出力する。

【0030】

なお、ここでは、クロック信号CKに同期したパターン信号を試験信号Stとしているが、データ発生器27を介さずに、クロック変調器26から出力されるクロック信号CKを試験信号として直接出力してもよい。

【0031】

このようにフィルタ25によって帯域制限された雑音信号によって位相変調された試験信号を生成する試験信号生成手段23では、その試験信号の位相雑音特性はフィルタ25の特性に依存し、このフィルタ25の特性は、前記したフィルタ係数あるいは重み付け係数等のパラメータによって決定される。

【0032】

このため、パラメータ算出手段22は、試験信号Stの位相雑音特性を特性指定手段21によって指定された位相雑音特性Rに近似させるためのフィルタ係数あるいは重み付け係数をパラメータとして算出して、フィルタ25に設定している。

【0033】

試験信号生成手段23が生成した試験信号Stは、出力端子20aを介して解析対象機器1に入力されるとともに、第1の位相雑音特性測定手段30に入力される。

【0034】

第1の位相雑音特性測定手段30は、試験信号生成手段23から出力された試験信号S_tの位相雑音特性R'を測定するためのものであり、例えば図3に示すように、クロック抽出回路31によって試験信号S_tからクロック信号CKを抽出し、このクロック信号CKと基準クロックCK_rとの位相差を位相比較器32によって検出し、この検出信号からフィルタ33によってワンダ成分あるいはジッタ成分を抽出し、抽出した信号成分をA/D変換器34によって所定のサンプリング周期でサンプリングしてデジタル値に変換し、これをTIEデータとして特性演算部35に出力する。

【0035】

なお、クロック抽出回路31を省略して、試験信号生成手段23のクロック変調器26から出力されるクロック信号CKを位相比較器32に直接入力してもよい。

【0036】

特性演算部35は、TIEデータに基づいて試験信号S_tの位相雑音特性R'を算出する。例えばワンダのTDEV特性を求める場合には、TIEデータに対して次の演算を行う。

【0037】

TDEV (τ)

$$= \{ ((1/6n^2) (1/m) \cdot \sum_{j=1}^m [\sum_{i=j}^{n+j-1} (x_{i+2n} - 2x_{i+n} + x_i)]^2 \}^{1/2}$$

【0038】

ここで、m=N-3n+1、x_iはTIEデータ、Nは全サンプル数、 τ は積分時間 ($\tau=n\tau_0$)、nはサンプリング数 (n=1~3/N)、 τ_0 はサンプリング周期、記号 $\sum_{P=Z}^Q$ はP=Z~Qまでの総和を示す。

【0039】

なお、TDEV (τ) は、最大積分時間の12倍の測定時間の全TIEデータを基にして算出する。例えばサンプリング周期 τ_0 が1/80秒 (12.5mS) のときに、 $\tau=1000$ 秒のTDEV (1000) を求める場合、12000

秒（80サンプル／秒×1000秒×12=960000サンプル）分のデータを使って上記式を計算する。

【0040】

試験信号 S_t を受けた解析対象機器1から出力される信号 S_r は、入力端子20bを介して第2の位相雑音特性測定手段40に入力される。

【0041】

第2の位相雑音特性測定手段40は、第1の位相雑音特性測定手段30と同一構成であり、第1の位相雑音特性測定手段30による試験信号 S_t の測定と並行して、入力される信号 S_r の位相雑音特性Mを測定する。

【0042】

なお、後述するように、第1の位相雑音特性測定手段30の代わりに、パラメータ算出手段22から出力されるパラメータに基づいて試験信号 S_t の位相雑音特性 R' を演算によって求める位相雑音特性算出手段51を用いてもよい。

【0043】

近似誤差算出手段41は、特性指定手段21によって指定された位相雑音特性Rと第1の位相雑音特性測定手段30によって測定された位相雑音特性 R' との差を近似誤差Eとして求める。

【0044】

仮想特性算出手段42は、第2の位相雑音特性測定手段40によって測定された位相雑音特性Mを近似誤差算出手段42によって算出された近似誤差Eで補正して、解析対象機器1が特性指定手段12によって指定された位相雑音特性Rの試験信号を受けたと仮定したときに出力する信号の仮想位相雑音特性M'を算出する。

【0045】

表示手段43は、特性指定手段30によって指定された位相雑音特性Rと仮想特性算出手段42によって算出された仮想位相雑音特性 M' との差を把握できるように表示する。なお、この表示手段43は特性を視認できるように出力する画像表示器やプリンタを含んでいる。

【0046】

次に、この位相雑音伝達特性解析装置20の動作を説明する。

前記したようにワンダについてのTDEV特性についての伝達特性を解析するために、特性指定手段21によって例えば図4に示すように、積分時間 τ_1 、 τ_2 を境界にして傾きkが α 、 β 、 γ と変化するTDEVの特性Rが指定されると、パラメータ算出手段22は、この特性の積分時間 τ_1 、 τ_2 および傾きkの値等に基づいて、試験信号生成手段23がこの特性Rに近似した位相雑音特性の試験信号S_tを生成するために必要なパラメータを算出して試験信号生成手段23に設定する。

【0047】

このため、試験信号生成手段23からは、図5に示すように、特性Rに近似した特性R'を有する試験信号S_tが生成され、この試験信号S_tが出力端子20aを介して解析対象機器1に入力される。

【0048】

また、このとき、第1の位相雑音特性測定手段30には試験信号S_tが入力され、第2の位相雑音特性測定手段40には入力端子20bを介して解析対象機器1の出力信号S_rが入力され、両位相雑音特性測定手段30、40による位相雑音特性の測定が並行して行われる。

【0049】

そして、両位相雑音特性測定手段30、40による位相雑音特性の測定が終了すると、第1の位相雑音特性測定手段30によって図5で示した試験信号S_tのTDEVの特性R'が得られる。

【0050】

第1の位相雑音特性測定手段30によって得られた特性R'は、特性指定手段21によって指定された特性Rとともに近似誤差算出手段41に入力され、特性Rに対する特性R'の近似誤差Eが例えば図6に示すように算出される。

【0051】

一方、第2の位相雑音特性測定手段40からは、例えば図7に示すように、試験信号S_tの特性R'に対してTDEVの値が全域で大きい出力信号S_rのTDEVの特性Mが得られる。

【0052】

この特性Mは、近似誤差Eとともに仮想特性算出手段42に入力され、近似誤差Eによって特性Mが補正されて、図8に示すように、特性Rの試験信号が解析対象機器1に入力されたと仮定したときの出力信号の仮想特性M'が得られ、この仮想特性M'と特性指定手段21によって指定された特性Rとが図9に示すように対比表示される。

【0053】

この表示された2つの特性はともに実測されたものでなく、理論的な特性であるが互いに対応したものであるから、両者を単純に対比することでその差異を正確に把握できる。

【0054】

このように、実施形態の位相雑音伝達特性解析装置20では、解析対象機器1に実際に入力される試験信号S_tの位相雑音特性R'、解析対象機器1の出力信号S_rの位相雑音特性Mとを、第1の位相雑音特性測定手段30および第2の位相雑音特性測定手段40によって並行して測定し、その測定結果から求めた仮想位相雑音特性M'、指定された位相雑音特性Rとの差を把握できるように表示しているため、短い測定時間で、指定された位相雑音特性Rと仮想特性Mとの差、即ち、指定された位相雑音特性Rについての解析対象機器1の位相雑音伝達特性を正確に把握できる。

【0055】

上記した位相雑音伝達特性解析装置20では、2つの位相雑音特性測定手段30、40を有しているため構成がやや複雑になる。

【0056】

次に、この点を改善した本発明の請求項2に対応する位相雑音伝達特性解析装置50を図10に基づいて説明する。

【0057】

この位相雑音伝達特性解析装置50は、前記した位相雑音伝達特性解析装置20の第1の位相雑音特性測定手段30の代わりに位相雑音特性算出手段51を用いており、その他の構成は位相雑音伝達特性解析装置20と同一であるので、同

一符号を付して説明を省略する。

【0058】

この位相雑音特性算出手段51は、パラメータ算出手段22によって算出されたパラメータに基づいて、試験信号生成手段23が出力する試験信号 S_t の位相雑音特性 R' を演算によって求めている。

【0059】

即ち、前記した位相雑音のTDEV、TİErms、MADEV、ADEV等の特性を求める場合には次の演算を行う。

【0060】

$$TDEV(n\tau_0) = \{ (16/3n^2) \int [\sin^6(\pi f \tau_0) / \sin^2(\pi f \tau_0)] S_x (f) df \}^{1/2} \quad (n=0, 1, 2, \dots, N)$$

【0061】

$$TİErms(\tau) = [8 \int S_x(f) \sin^2(\pi f \tau) df]^{1/2}$$

【0062】

$$ADEV(\tau) = [(16/\tau^2) \int S_x(f) \sin^4(\pi f \tau) df]^{1/2}$$

【0063】

$$MADEV(n\tau_0) = \{ [16/(n^2\tau_0^2)] \int [\sin^6(\pi f \tau_0) / \sin^2(\pi f \tau_0)] S_x (f) df \}^{1/2} \quad (n=0, 1, 2, \dots, N)$$

【0064】

ここで、

$$S_x(f) = f c [(\sigma_a \cdot u \cdot A) \sin(\pi f/f_s) / 2\pi f s \sin(\pi f/f_c)]^2 \cdot |H(e^{j\pi f/f_s})|^2$$

【0065】

また、記号 \int は $f=0 \sim f=f_h$ までの積分をとるものとし、パラメータ f_h

は雑音最大周波数、 τ は測定時間、 τ_0 は測定サンプリング時間、 σ_a は白色雑音の標準偏差、 f_s は雑音発生器24のサンプリング周波数、 u はクロック変調器26をDDSで構成した場合のDDSの量子化ステップ、 f_c はDDSの出力を2値化する際に用いるD/Aコンバータのクロック周波数である。

【0066】

A は雑音信号 N' の振幅係数 $|H(e^{j\pi f/f_s})|$ は、パラメータ算出

手段22から出力されたパラメータに基づいて算出される周波数特性、 $S_x(f)$ はパラメータ算出手段22から出力されたパラメータに基づいて算出される時間誤差のパワースペクトルである。

【0067】

上記のように、パラメータ算出手段22から出力されるパラメータから得られた時間誤差のパワースペクトル $S_x(f)$ を用いて算出した位相雑音特性 R' は、実際の試験信号生成用の回路構成に対応したものであるので、試験信号 S_t の位相雑音特性をよく表している。

【0068】

したがって、前記した位相雑音伝達特性解析装置20と同様に、指定された位相雑音特性 R に対する試験信号 S_t の位相雑音特性 R' の近似誤差 E を近似誤差算出手段41によって求め、位相雑音特性測定手段40の測定によって得られた位相雑音特性 M を仮想特性算出手段42によって近似誤差 E で補正して、指定された位相雑音特性 R の試験信号を受けたと仮定したときに解析対象機器1から出力される信号の仮想位相雑音特性 M' を求め、この仮想位相雑音特性 M' と指定された位相雑音特性 R との差を把握できるように表示手段43によって表示すれば、前記同様に単純な特性比較によってその差異（位相雑音伝達特性）を正確に把握できる。

【0069】

また、この場合でも、特性を求めるための測定を1回分だけ行えばよいので、短い測定時間で、解析対象機器1の位相雑音伝達特性を正確に把握できる。

【0070】

なお、前記した位相雑音伝達特性解析装置20、50では、指定された位相雑

音特性Rと仮想特性M' との差を把握できるように表示手段43によって両特性を表示していたが、指定された位相雑音特性Rと仮想特性M' との差を演算装置によって求め、その結果を前記のようにグラフや数値で出力してもよい。

【0071】

【発明の効果】

以上説明したように、本発明の請求項1の位相雑音伝達特性解析装置は、

任意の位相雑音特性を指定する特性指定手段と、

前記特性指定手段によって指定された位相雑音特性の試験信号を生成するためには必要なパラメータを算出するパラメータ算出手段と、

前記パラメータ算出手段によって算出されたパラメータに基づいて位相雑音特性を有する試験信号を生成する試験信号生成手段と、

前記試験信号生成手段が生成した試験信号の位相雑音特性を測定する第1の位相雑音特性測定手段と、

前記試験信号生成手段が生成した試験信号を外部の解析対象に出力するための出力端子と、

前記試験信号を受けた解析対象から出力される信号を入力させるための入力端子と、

前記試験信号に対する前記第1の位相雑音特性測定手段の位相雑音特性の測定と並行して、前記入力端子から入力される信号の位相雑音特性を測定する第2の位相雑音特性測定手段と、

前記特性指定手段によって指定された位相雑音特性と前記第1の位相雑音特性測定手段によって測定された位相雑音特性との差を近似誤差として求める近似誤差算出手段と、

前記第2の位相雑音特性測定手段によって測定された位相雑音特性を前記近似誤差算出手段によって算出された近似誤差で補正して、前記解析対象が前記特性指定手段によって指定された位相雑音特性の試験信号を受けたと仮定したときに出力する信号の仮想位相雑音特性を算出する仮想特性算出手段とを備え、

前記特性指定手段によって指定された位相雑音特性と前記仮想特性算出手段によって算出された仮想位相雑音特性との差を把握できるようにしている。

【0072】

また、本発明の請求項2の位相雑音伝達特性解析装置は、
任意の位相雑音特性を指定する特性指定手段と、
前記特性指定手段によって指定された位相雑音特性の試験信号を生成するため
に必要なパラメータを算出するパラメータ算出手段と、

~~前記パラメータ算出手段によって算出されたパラメータに基づいて位相雑音特~~
性を有する試験信号を生成する試験信号生成手段と、

前記パラメータ算出手段によって算出されたパラメータに基づいて、前記試験
信号生成手段が生成する試験信号の位相雑音特性を算出する位相雑音特性算出手
段と、

前記試験信号生成が生成した試験信号を外部の解析対象に出力するための出力
端子と、

前記試験信号を受けた解析対象から出力される信号を入力させるための入力端
子と、

前記入力端子から入力される信号の位相雑音特性を測定する位相雑音特性測定
手段と、

前記特性指定手段によって指定された位相雑音特性と前記位相雑音特性算出手
段によって算出された位相雑音特性との差を近似誤差として求める近似誤差算出
手段と、

前記位相雑音特性測定手段によって測定された位相雑音特性を前記近似誤差算
出手段によって算出された近似誤差で補正して、前記解析対象が前記特性指定手
段によって指定された位相雑音特性の試験信号を受けたと仮定したときに出力す
る信号の仮想位相雑音特性を算出する仮想特性算出手段とを備え、

前記特性指定手段によって指定された位相雑音特性と前記仮想特性算出手段に
よって算出された仮想位相雑音特性との差を把握できるようにしている。

【0073】

このため、短い測定時間で、特性指定手段によって指定された位相雑音特性と
仮想特性算出手段によって算出された仮想位相雑音特性との差、即ち、指定され
た位相雑音特性についての解析対象の位相雑音伝達特性を正確に把握できる。

【図面の簡単な説明】

【図1】

本発明の実施の形態の構成を示すブロック図

【図2】

図1に示した実施の形態の要部の構成を示すブロック図

【図3】

図1に示した実施の形態の要部の構成を示すブロック図

【図4】

指定された特性の一例を示す特性図

【図5】

試験信号の特性図

【図6】

近似誤差を示す図

【図7】

解析対象機器の出力信号の特性図

【図8】

近似誤差の補正によって得られた仮想特性図

【図9】

特性の表示例を示す図

【図10】

本発明の他の実施の形態を示すブロック図

【図11】

従来装置の構成を示すブロック図

【図12】

指定した特性と実際に出力される信号の特性を示す図

【図13】

特性の表示例を示す図

【符号の説明】

1 解析対象機器

20、50 位相雑音伝達特性解析装置

21 特性指定手段

22 パラメータ算出手段

23 試験信号生成手段

24 雑音発生器

25 フィルタ

26 クロック変調器

27 データ発生器

30 第1の位相雑音特性測定手段

31 クロック抽出回路

32 位相比較器

33 フィルタ

34 A/D変換器

35 特性演算部

40 第2の位相雑音特性測定手段

41 近似誤差算出手段

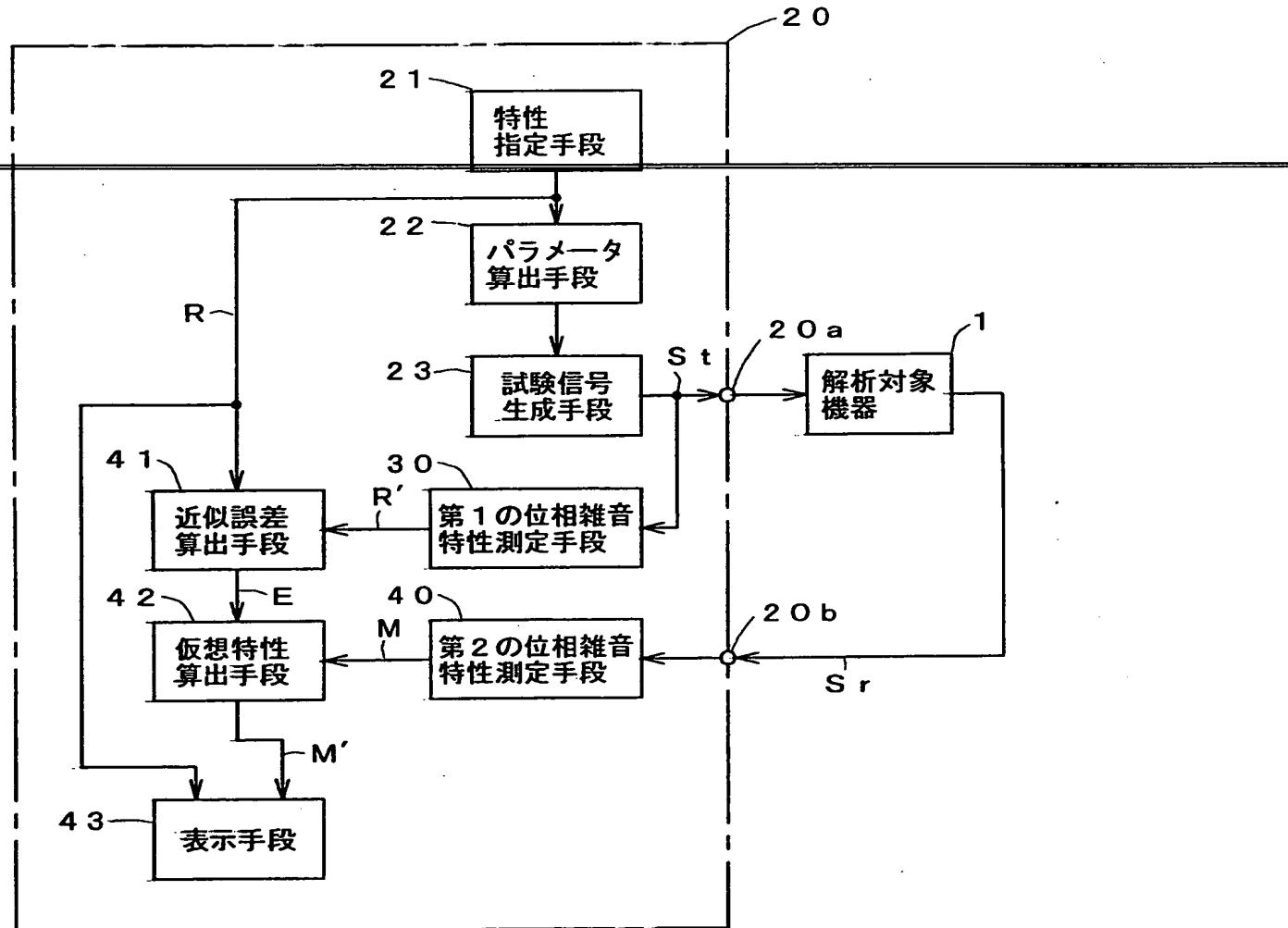
42 仮想特性算出手段

43 表示手段

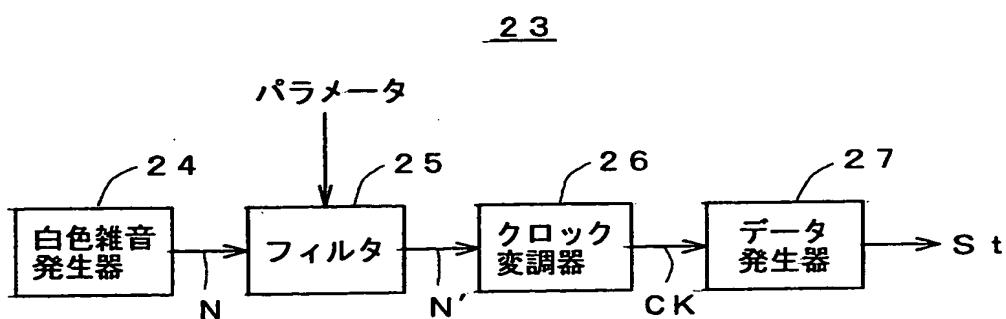
51 位相雑音特性算出手段

【書類名】 図面

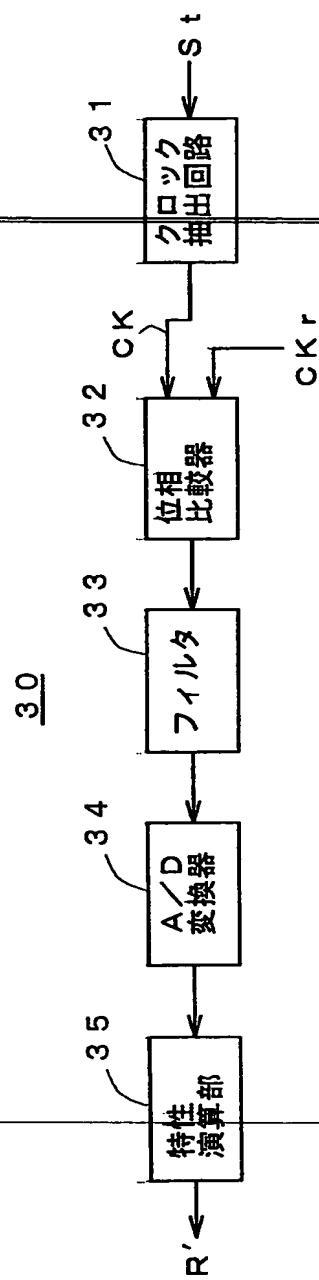
【図1】



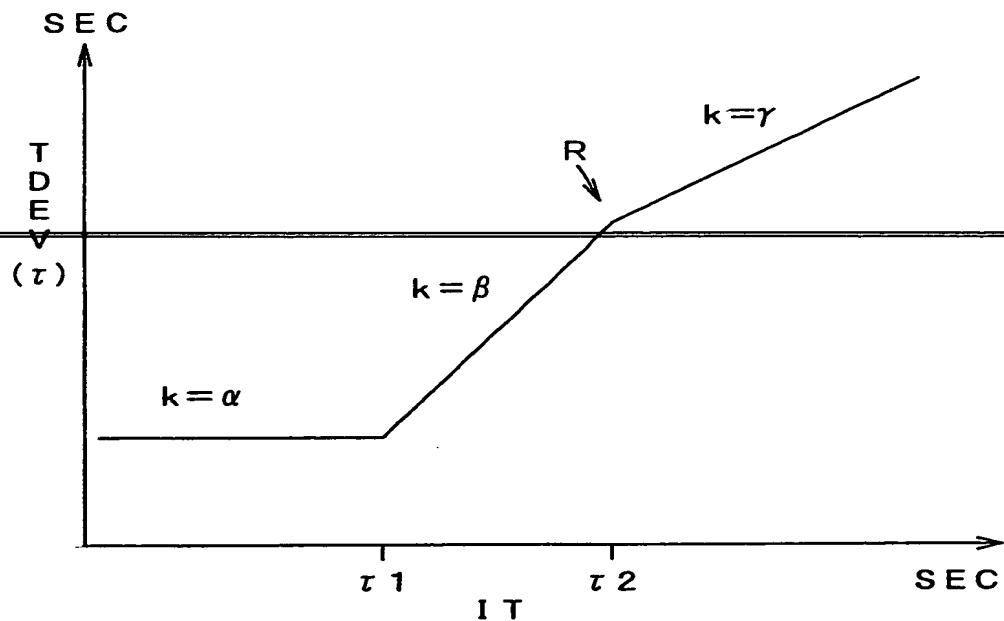
【図2】



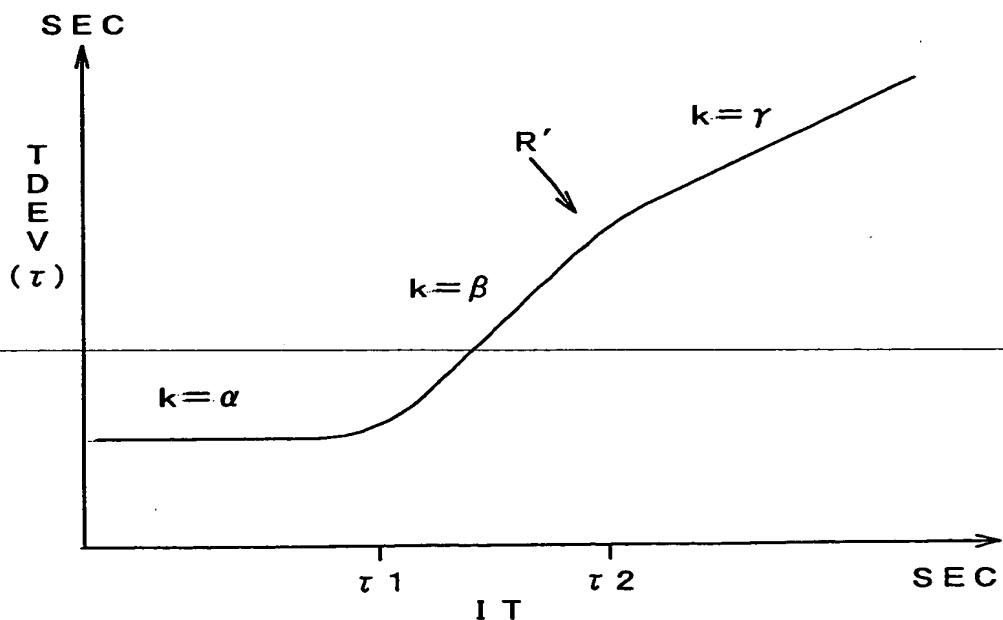
【図3】



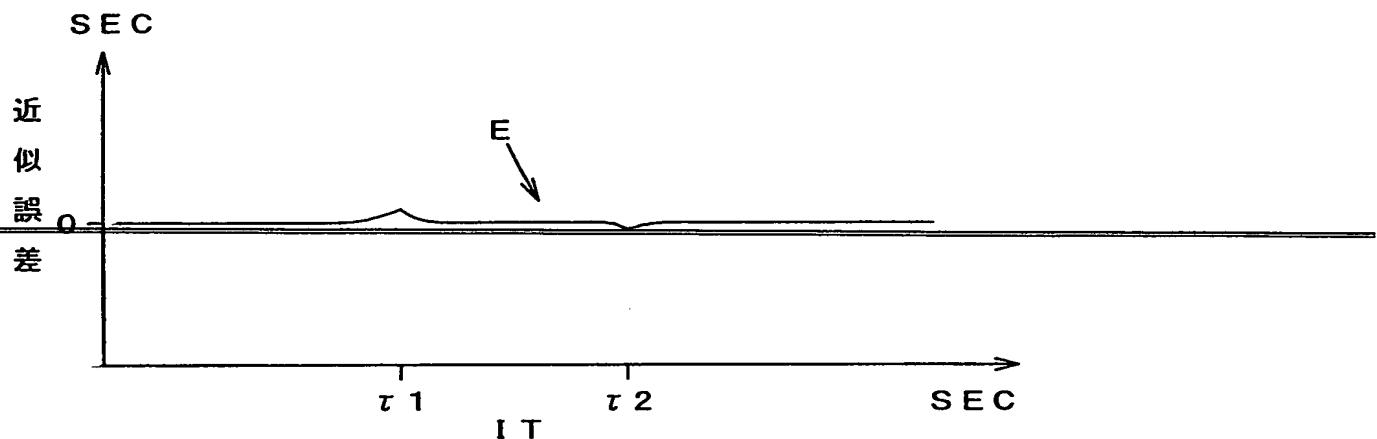
【図4】



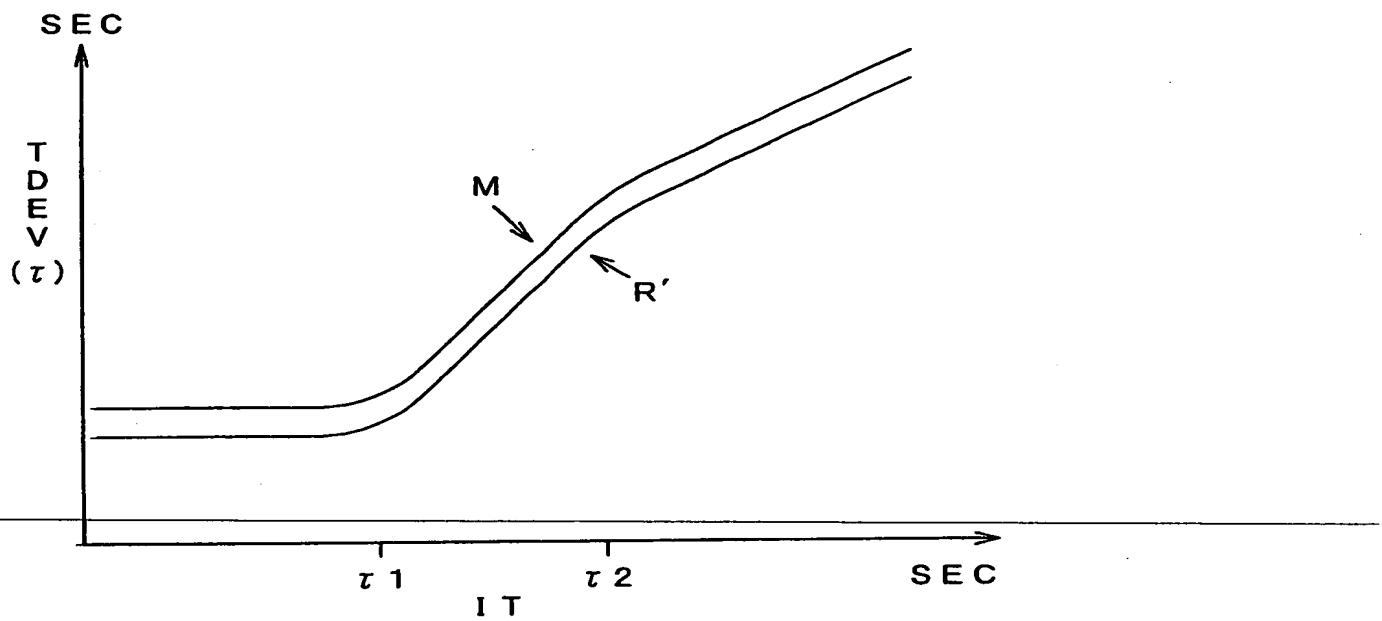
【図5】



【図6】

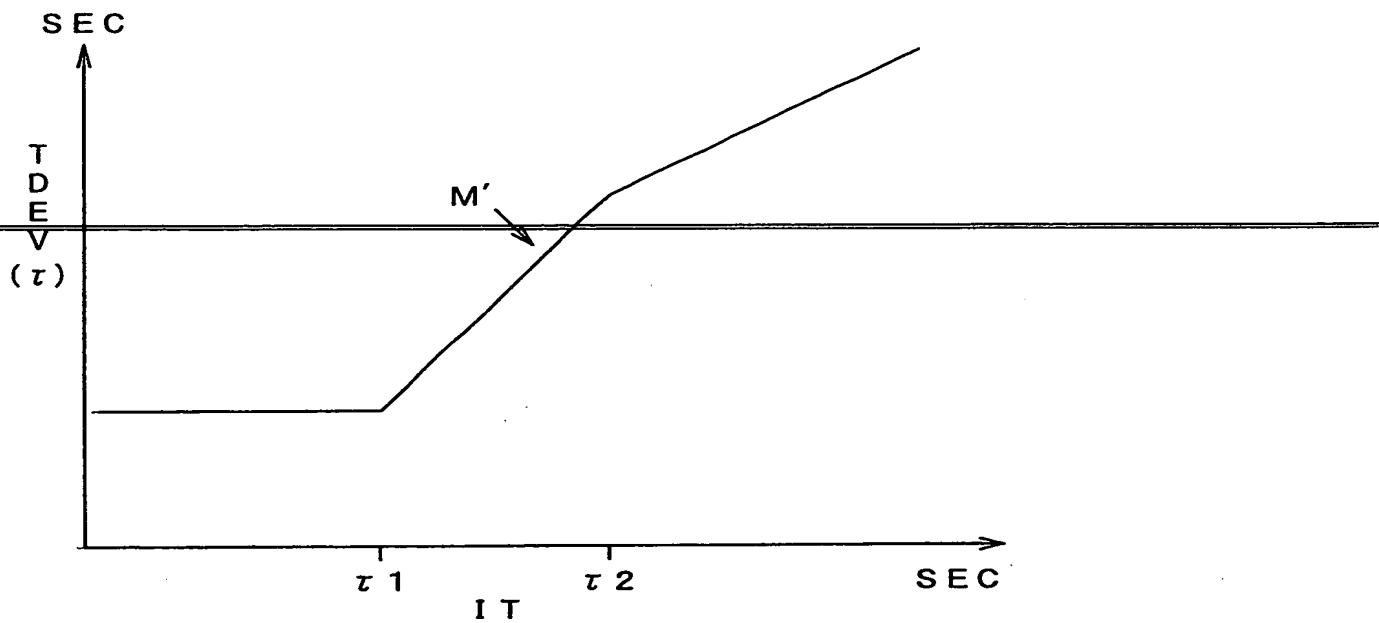


【図7】

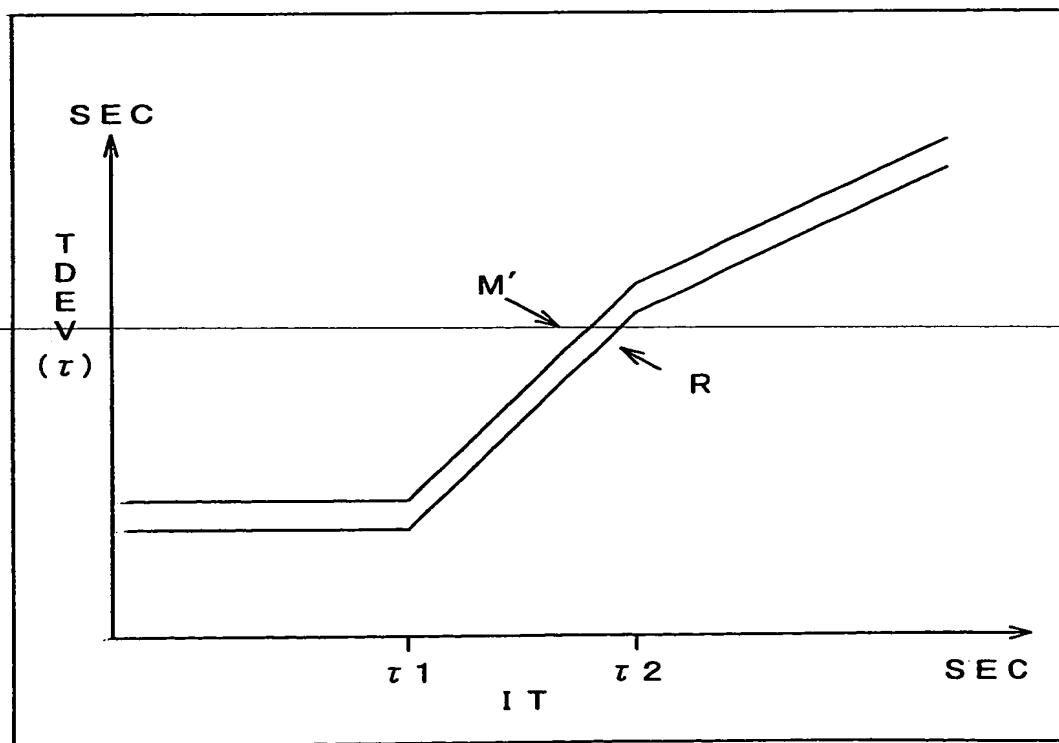


特2000-178183

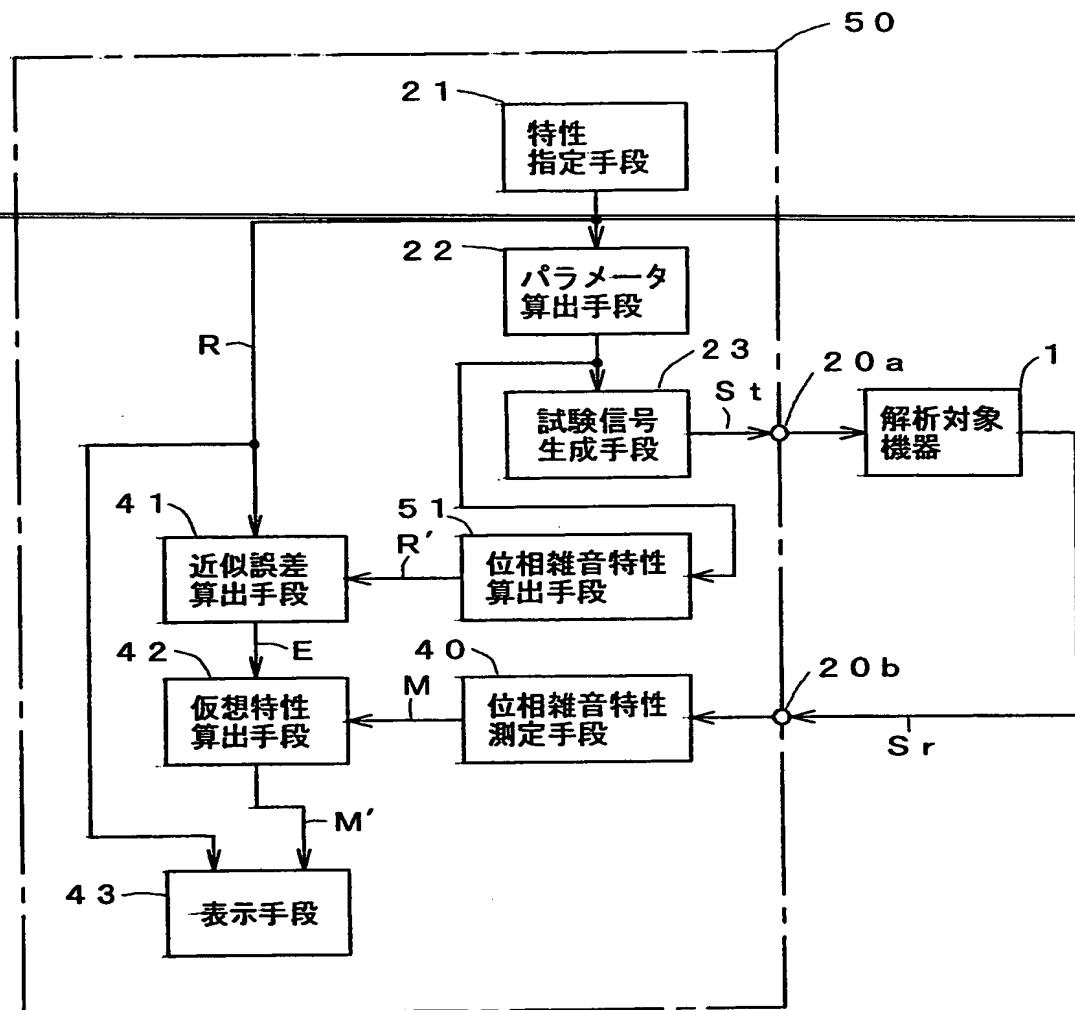
【図8】



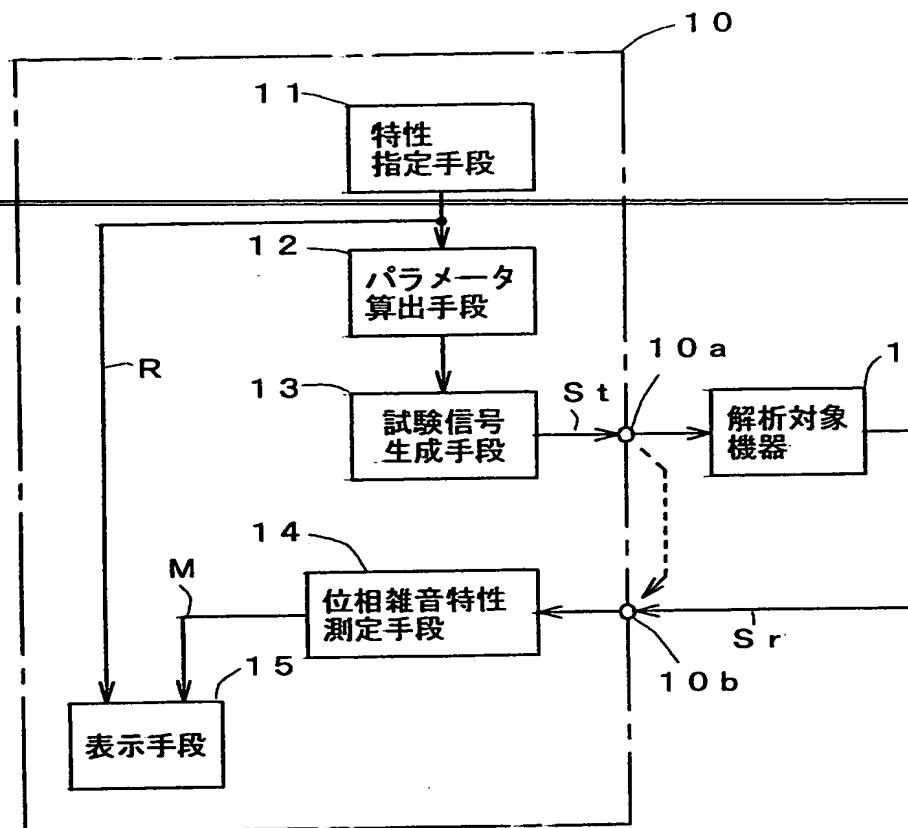
【図9】



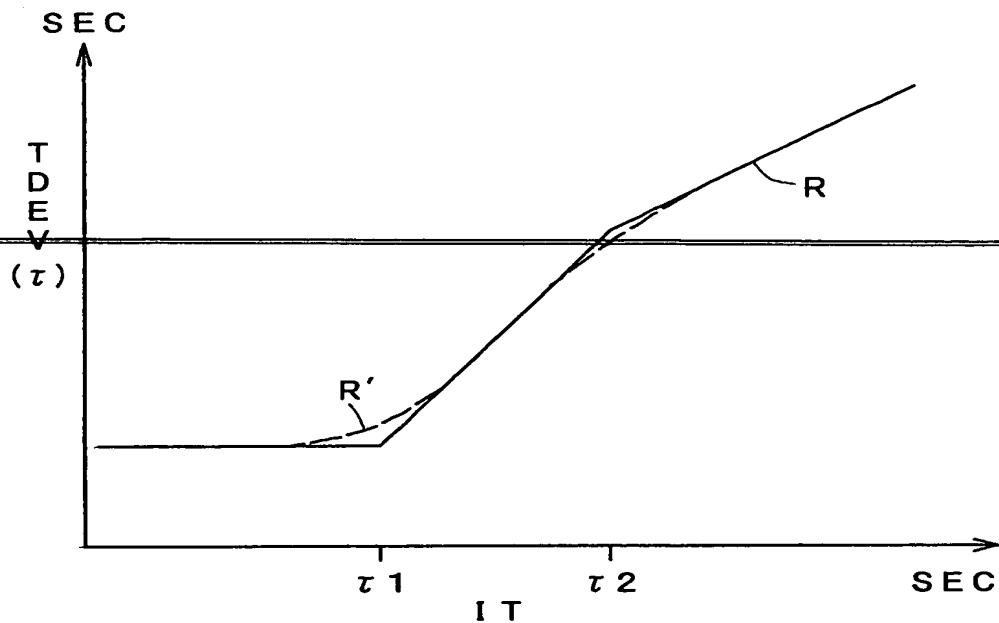
【図10】



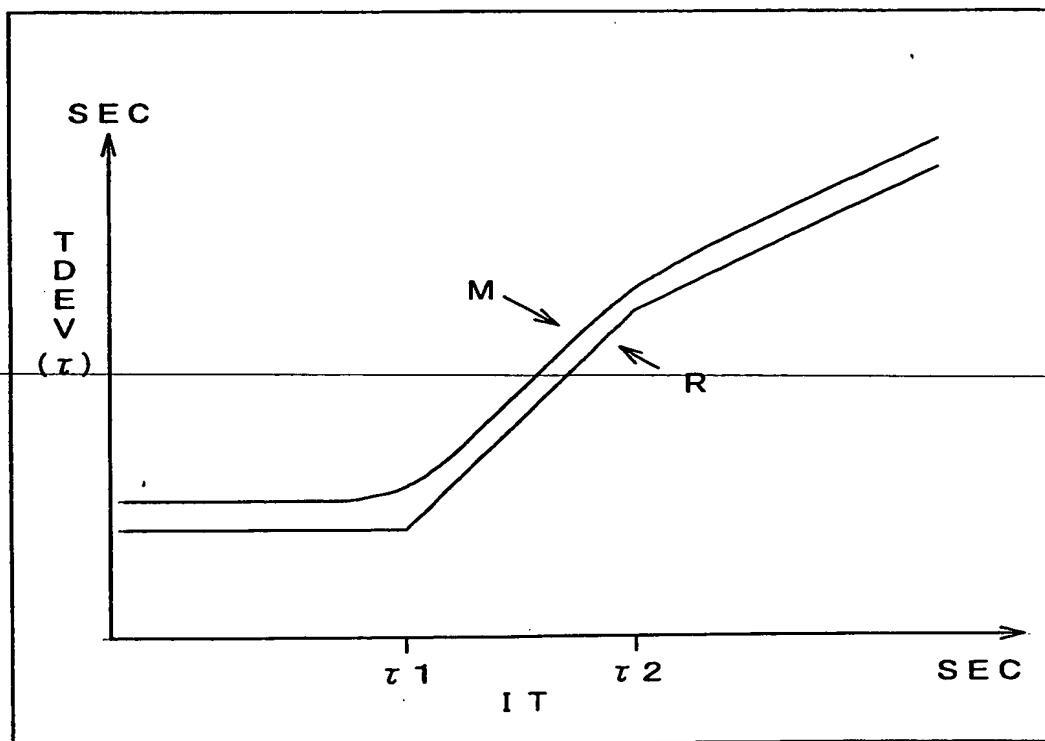
【図11】



【図12】



【図13】



【書類名】 要約書

【要約】

【課題】 指定した特性に対する正しい評価を容易にできるようにする。

【解決手段】 パラメータ算出手段22は指定された位相雑音特性Rの試験信号を生成するために必要なパラメータを算出して、試験信号生成手段23からそのパラメータに基づいて生成された位相雑音特性の試験信号S_tを出力させる。第1の位相雑音特性測定手段30は試験信号S_tの位相雑音特性R'を測定し、第2の位相雑音特性測定手段40は試験信号S_tを受けた解析対象機器1の出力信号の位相雑音特性Mを測定する。近似誤差算出手段41は位相雑音特性R、R'の差を近似誤差Eとして求め、仮想特性算出手段42は位相雑音特性Mを近似誤差Eで補正して、解析対象機器1が位相雑音特性Rの試験信号を受けたと仮定したときに出力する信号の仮想位相雑音特性M'を算出する。表示手段43は位相雑音特性Rと仮想位相雑音特性M'との差を把握できるように表示する。

【選択図】 図1

認定・付加情報

特許出願の番号	特願2000-178183
受付番号	50000738677
書類名	特許願
担当官	第三担当上席 0092
作成日	平成12年 6月15日

〈認定情報・付加情報〉

【提出日】 平成12年 6月14日

次頁無

出願人履歴情報

識別番号 [00000572]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 東京都港区南麻布5丁目10番27号

氏 名 アンリツ株式会社